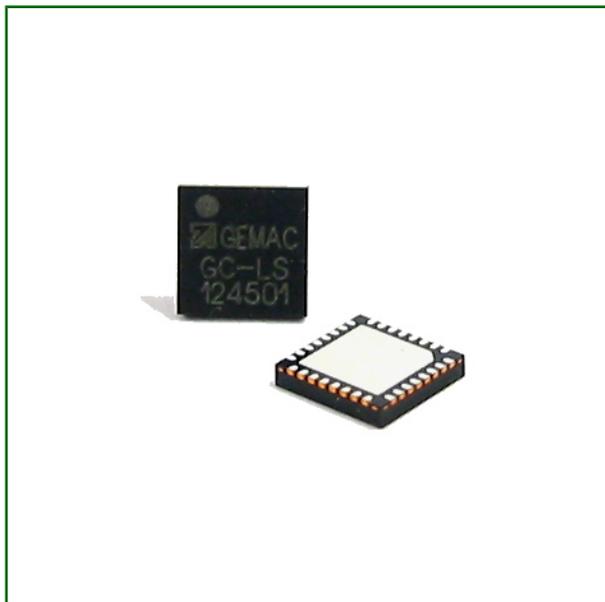


Pegelwandler GC-LS

Datenblatt

Version: 1.2
Datum: 31.03.2017



Revisionsübersicht

Datum	Revision	Änderung(en)
20.03.2013	1.0	Erstellung des Dokuments
19.06.2013	1.1	Ergänzungen eingearbeitet
31.03.2017	1.2	AMAC spezifische Änderungen des Dokumentenlayouts

© Copyright 2018 AMAC ASIC- und Mikrosensoranwendung Chemnitz GmbH

Unangekündigte Änderungen vorbehalten.

Wir arbeiten ständig an der Weiterentwicklung unserer Produkte. Änderungen des Lieferumfangs in Form, Ausstattung und Technik behalten wir uns vor. Aus den Angaben, Abbildungen und Beschreibungen dieser Dokumentation können keine Ansprüche abgeleitet werden. Jegliche Vervielfältigung, Weiterverarbeitung und Übersetzung dieses Dokumentes sowie Auszügen daraus bedürfen der schriftlichen Genehmigung durch die AMAC. Alle Rechte nach dem Gesetz über das Urheberrecht bleiben AMAC ausdrücklich vorbehalten.

Inhaltsverzeichnis

1.Übersicht.....	6
2.Eigenschaften.....	7
3.Funktionsbeschreibung.....	7
4.Kennwerte.....	8
5.Gehäuse / Die.....	9
5.1.QFN32.....	9
5.2.Die – Koordinaten der Pads.....	10
6.Applikationshinweise.....	11
6.1.Beschaltung.....	11
7.Bestellinformationen.....	12
8.Notizen.....	13

Tabellenverzeichnis

Tabelle 1: Konfiguration Ausgangspegel.....	7
Tabelle 2: Konfiguration Kanal 4.....	7
Tabelle 3: Konfiguration Spannungsregler.....	7
Tabelle 4: Absolute Grenzwerte.....	8
Tabelle 5: Betriebsbedingungen.....	8
Tabelle 6: Kennwerte.....	8
Tabelle 7: QFN32 Pinliste.....	9
Tabelle 8: Pad-Koordinaten.....	10
Tabelle 9: IC-Beschaltung Spannungen.....	11
Tabelle 10: IC-Beschaltung unbenutzter Ein- / Ausgänge.....	11

Abbildungsverzeichnis

Abbildung 1: Blockschaltbild.....	6
Abbildung 2: CMIR - Gleichakteingangsspannung.....	8
Abbildung 3: Gehäuse QFN32.....	10
Abbildung 4: GC-LS Die.....	11
Abbildung 5: GC-LS - Beschaltungsbeispiel für GC-IP201(B).....	12

1. Übersicht

Der vierkanalige Pegelwandlerschaltkreis (Level-Shifter) **GC-LS** dient zur Anpassung des Pegels zwischen 5V-Encodern für Weg- und Winkelmessung und Interpolatoren mit 3,3V Betriebsspannung. Standardisierte Encoder und Messbrücken arbeiten mit einer Betriebsspannung von 5V und einem Mittenpegel der Ausgangssignale von typisch ca. 2.5V. Zum Anschluss dieser Encoder an Systeme mit 3,3V ist eine Konvertierung von Mittenpegel und Amplitude mit Hilfe des **GC-LS** möglich. Die Konvertierung erfolgt „Single-ended \leftrightarrow Differentiell“ bzw. „Differentiell \leftrightarrow Differentiell“. Dadurch ergibt sich ein weiteres Einsatzfeld des **GC-LS** als Konverter-IC von „Single-ended“- zu differentiellen Signalen. Mit vier Kanälen ist der IC sowohl geeignet für inkrementelle Messsysteme mit Referenzspur oder ein Zwei-Spur-Noniussystem. Der IC besitzt Instrumentationsverstärker-Eingänge mit hoher Impedanz, dadurch werden die Messsignale auch von hochohmigen Messbrücken unverfälscht an die Ausgänge übertragen. Zusätzlich ist im IC ein 5V zu 3,3V-Regler implementiert, so dass ein 5V-System aus dem Pegelwandler **GC-LS** und einem 3,3V-Interpolator (z.B. **GC-NIP**, **GC-IP201(B)**) ohne zusätzliche Schaltungsteile realisiert werden kann.

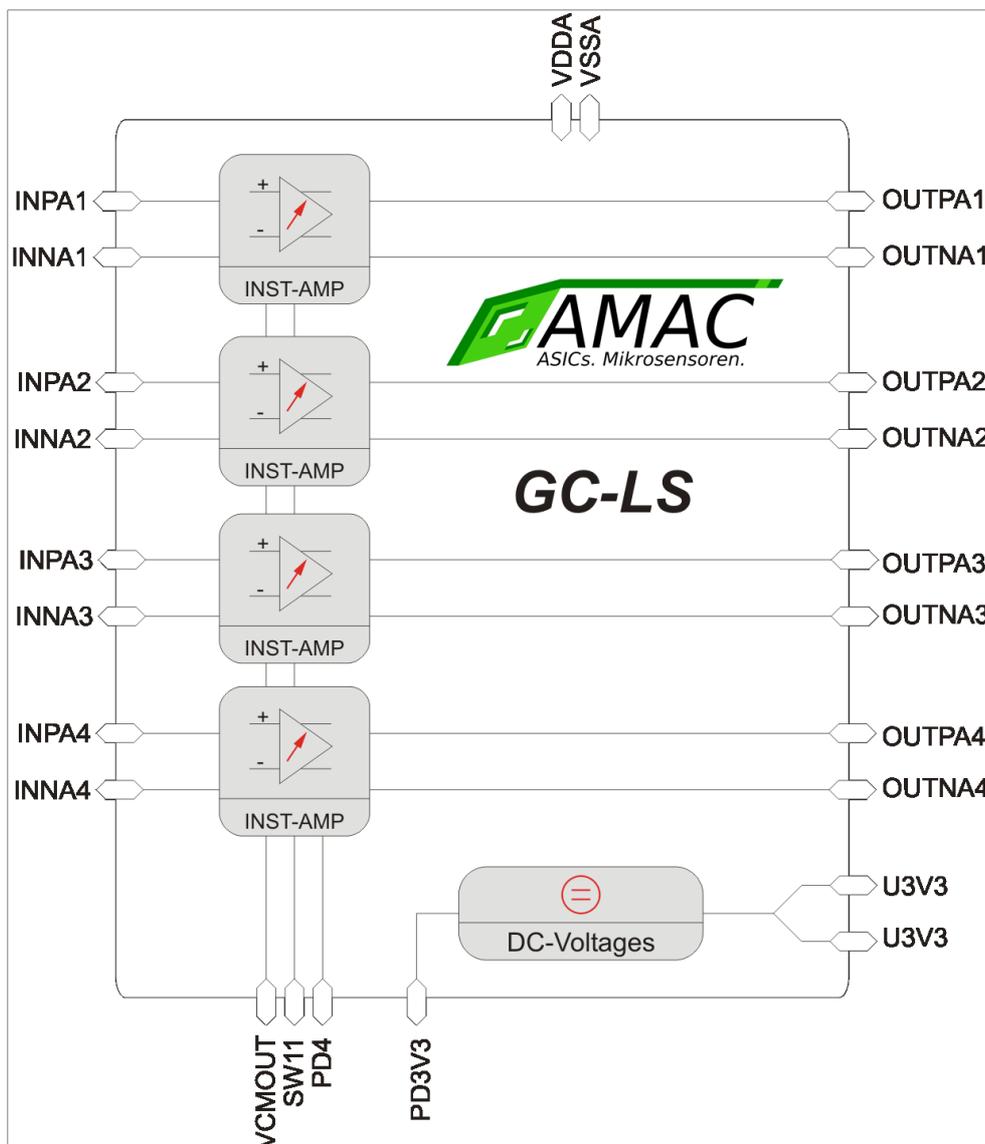


Abbildung 1: Blockschaltbild

2. Eigenschaften

- 5V - Pegelanpassung für Encoder für Weg- und Winkelmessung und Interpolatoren mit 3,3V Betriebsspannung
- integrierter 3,3V Linearregler für externe Schaltung, Linearregler abschaltbar
- vier Kanäle
- Eingänge differentiell oder Single-Ended
- hohe Eingangsimpedanz
- Ausgänge differentiell
- 1,5 MHz Grenzfrequenz
- Verstärkung 0 bzw. -3,5dB einstellbar
- Kanal 4 abschaltbar
- ungehäust oder im QFN 32 (5x5x0,8 mm) verfügbar

3. Funktionsbeschreibung

Der IC enthält vier Pegelwandler mit differentiellen Eingängen und differentiellen Ausgängen. Encoder mit Spannungsschnittstelle sowie Messbrücken können direkt an die Eingänge angeschlossen werden. Der Mittenpegel der Eingänge liegt bei typisch $V_{DDA}/2$, der Mittenpegel der Ausgänge kann durch die Spannung am Pin VCMOUT eingestellt werden. Die Pegelwandler sind so ausgeführt, dass die Eingangssignale sowohl Single-ended als auch differentiell verarbeitet werden. Die Ausgangssignale liegen mit der gewählten Amplitude differentiell an. Zusätzlich ist im IC ein 5V zu 3,3V-Regler zur Stromversorgung weiterer Komponenten implementiert. Zur Optimierung der Stromaufnahme können nicht benötigte IC-Komponenten in einen Power-Down-Modus versetzt werden.

Tabelle 1: Konfiguration Ausgangspegel

PIN SW11	Mittenpegel	Differentielle Amplitude	Verwendungsbeispiele
0 (Low)	Spannung am Pin VCMOUT	$0.66 \cdot \text{Differenzspannung (INP-INN)}$	1V _{pp} - Encoder
1 (High)	Spannung am Pin VCMOUT	$1.00 \cdot \text{Differenzspannung (INP-INN)}$	Messbrücken-Encoder, Konvertierung Single-Ended zu Differentiell

Tabelle 2: Konfiguration Kanal 4

PIN PD4	Kanal 4	Verwendungsbeispiele
0 (Low)	Kanal 4 in Funktion	2-Spur-Nonius, 2-Kanal-Inkrementalsystem ohne Referenzspur
1 (High)	Kanal 4 in Power-Down	1-Kanal-Inkrementalsystem mit Referenzspur

Tabelle 3: Konfiguration Spannungsregler

PIN PD3V3	Spannungsregler 3,3V	Verwendungsbeispiele
0 (Low)	Spannungsregler in Funktion	Gesamtsystem GC-LS + Interpolator (z.B. GC-NIP, GC-IP201(B))
1 (High)	Spannungsregler in Power-Down	Nachfolgendes System mit eigener Spannungsversorgung 3,3V z.B. Mikrocontroller

4. Kennwerte

Tabelle 4: Absolute Grenzwerte

Symbol	Kennwert	Min.	Typ.	Max.	Einheit
VDDA	Versorgungsspannung analog			7,0 ¹⁾	V
TJ	Betriebstemperatur	-40		125	°C
TS	Lagertemperatur	-55		150	°C
V(AIN)	Spannung an den Analogeingängen	-0.3		VDDA+0.3	V
V(DIN)	Spannung an den Konfigurationseingängen	-0.3		VDDA+0.3	V
ESD	ESD-Festigkeit (HBM)			2	kV

¹⁾ t < 250ms, T < 60°C

Tabelle 5: Betriebsbedingungen

Symbol	Kennwert	Min.	Typ.	Max.	Einheit
VDDA	Versorgungsspannung analog	4,5	5V	5,5	V
I(VDDA)	Stromaufnahme		2		mA
T	Betriebstemperatur	-40		125	°C

Tabelle 6: Kennwerte

Symbol	Kennwert	Min.	Typ.	Max.	Einheit
Z(AIN)	Eingangsimpedanz		1GΩ 8pF		
Gain	Verstärkung lt. Tabelle 1 @1kHz	98	100	102	%
fg	Grenzfrequenz (-3dB)		1,5		MHz
CMIR	Gleichtakteingangsspannung @ (V _{IN} < 1,0V _{pp} , Offset = 0V)	0,85	2,5	VDDA-1,5	V
CMRR	Gleichtaktunterdrückung (@ f < 1kHz, SW11=1)	45			dB
V(VCMOUT)	Gleichtakt Ausgangsspannung @ (V _{IN} < 1,5V _{pp} , SW11=0)	0,75	1,5	VDDA-1,0	V
V(VCMOUT)_SW11	Gleichtakt Ausgangsspannung @ (V _{IN} < 1,0V _{pp} , SW11=1)	0,75	2,5	VDDA-1,0	V
I(OUTX)	Ausgangsstrom am Pin OUTP _x /OUTN _x			0,5	mA
CL(OUTX)	Kapazitive Last am Pin OUTP _x /OUTN _x @fg-1db 800kHz			100	pF
CL(OUTX)	Kapazitive Last am Pin OUTP _x /OUTN _x @fg-1db 200kHz			1000	pF
V(U3V3)	Spannung an den Pins U3V3	3,2	3,3	3,4	V
I(VU3V3)	Gesamtstrom an den Pins U3V3			50	mA
ΔVOUT(U3V3)	Lastreglung an den Pins U3V3 @I(V3P3) = 50mA			35	mV
CL(U3V3OUT)	Kapazitive Last an den Pins U3V3	10			μF
VIH	Eingangsspannung H am Pin SW11/PD4/PD3V3	0,6*VDDA		VDDA	V
VIL	Eingangsspannung L am Pin SW11/PD4/PD3V3			0,2*VDDA	V

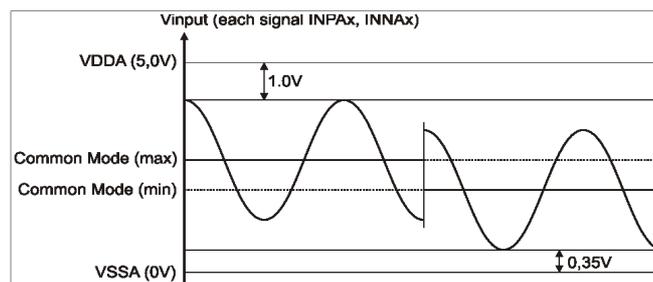


Abbildung 2: CMIR - Gleichtakteingangsspannung

5. Gehäuse / Die

5.1. QFN32

QFN32 (5x5) Pitch 0,5

Tabelle 7: QFN32 Pinliste

Pin QFN32	Name	Typ	Bedeutung	Beschaltung
1	OUTPA4	Ausgang analog	Ausgang 4 - Positiv	Differentieller Ausgang zum nachfolgenden IC – Kanal 4
2	OUTNA4	Ausgang analog	Ausgang 4 - Negativ	Differentieller Ausgang zum nachfolgenden IC – Kanal 4
3	OUTPA3	Ausgang analog	Ausgang 3 - Positiv	Differentieller Ausgang zum nachfolgenden IC – Kanal 3
4	OUTNA3	Ausgang analog	Ausgang 3 - Negativ	Differentieller Ausgang zum nachfolgenden IC – Kanal 3
5	OUTPA2	Ausgang analog	Ausgang 2 - Positiv	Differentieller Ausgang zum nachfolgenden IC – Kanal 2
6	OUTNA2	Ausgang analog	Ausgang 2 - Negativ	Differentieller Ausgang zum nachfolgenden IC – Kanal 2
7	OUTPA1	Ausgang analog	Ausgang 1 - Positiv	Differentieller Ausgang zum nachfolgenden IC – Kanal 1
8	OUTNA1	Ausgang analog	Ausgang 1 - Negativ	Differentieller Ausgang zum nachfolgenden IC – Kanal 1
9	n.c.		n.c.	-
10	U3P3	Power Ausgang	Geregelte Spannung analog +3,3V	Spannungsversorgung weiterer Schaltungsteile 3,3V Verbinden mit Pin 11
11	U3P3	Power Ausgang	Geregelte Spannung analog +3,3V	Spannungsversorgung weiterer Schaltungsteile 3,3V Verbinden mit Pin 10
12	VDDA	Power	Versorgungsspannung analog +5,0V	5V analog
13	VDDA	Power	Versorgungsspannung analog +5,0V	5V analog
14	n.c.		n.c.	-
15	PD3V3	Eingang digital Pull-Down	Konfiguration 3,3V-Regler	L: 3,3V-Regler in Funktion bzw. H: 3,3V-Regler in Power-Down
16	n.c.		n.c.	-
17	VSSA	Power	Masse analog	Masse analog
18	PD4	Eingang digital Pull-Down	Konfiguration Kanal 4	L: Kanal 4 in Funktion H: Kanal in Power-Down (z.B. für inkrementelle Messsysteme)
19	INNA1	Eingang analog	Eingang 1 - Negativ	Messsystemsignal Kanal 1 ¹⁾
20	INPA1	Eingang analog	Eingang 1 - Positiv	Messsystemsignal Kanal 1
21	INNA2	Eingang analog	Eingang 2 - Negativ	Messsystemsignal Kanal 2 ¹⁾
22	INPA2	Eingang analog	Eingang 2 - Positiv	Messsystemsignal Kanal 2
23	INNA3	Eingang analog	Eingang 3 - Negativ	Messsystemsignal Kanal 3 ¹⁾
24	INPA3	Eingang analog	Eingang 3 - Positiv	Messsystemsignal Kanal 3
25	INNA4	Eingang analog	Eingang 4 - Negativ	Messsystemsignal Kanal 4 ¹⁾
26	INPA4	Eingang analog	Eingang 4 - Positiv	Messsystemsignal Kanal 4
27	n.c.		n.c.	-
28	VSSA	Power	Masse analog	Masse analog
29	VCMOUT	Eingang analog	Bezugspegel der Ausgangssignale	Gewünschte Mittenspannung, z.B. V0-Pin des nachfolgenden IC
30	VDDA	Power	Versorgungsspannung analog +5,0V	5V analog
31	SW11	Eingang digital Pull Down	Konfiguration Verstärkungsfaktor	L: Verstärkung 0,66 bzw. H: Verstärkung 1,0
32	n.c.		n.c.	-
EP	VSSA	Power	Masse analog	Masse analog

¹⁾ 2.5V (halbe Sensor Ausgangsspannung) anlegen, wenn nur Single-Ended Eingangssignale verwendet werden

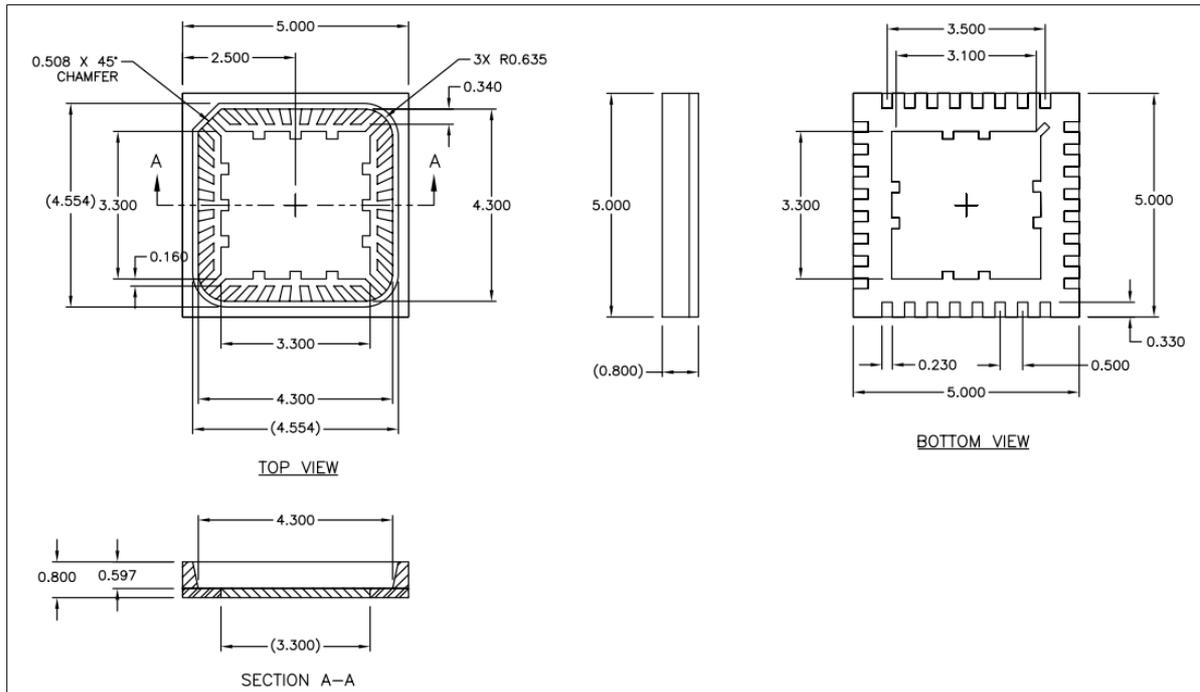


Abbildung 3: Gehäuse QFN32

5.2. Die – Koordinaten der Pads

Die Liste enthält die Positionskordinaten der 27 Pads auf dem Die. Die Koordinaten beziehen sich auf die Mitte des Pad.

Padabmessungen: 85 µm x 85 µm.

Chipgröße: 1580 µm x 2565 µm (entspricht 4,053 mm² Fläche)

Tabelle 8: Pad-Koordinaten

X_Mitte (µm)	Y_Mitte (µm)	Bezeichnung	X_Mitte (µm)	Y_Mitte (µm)	Bezeichnung
49,5	335,4	INPA4	1482,6	2123,15	U3V3
49,5	545,4	INNA4	1482,6	1743,1	OUTNA1
49,5	755,4	INPA3	1482,6	1613,1	OUTPA1
49,5	965,3	INNA3	1482,6	1353,1	OUTNA2
49,5	1175,3	INPA2	1482,6	1223,3	OUTPA2
49,5	1385,3	INNA2	1482,6	963,5	OUTNA3
49,5	1595,3	INPA1	1482,6	833,5	OUTPA3
49,5	1805,1	INNA1	1482,6	573,5	OUTNA4
49,5	1964,9	PDA4	1482,6	443,5	OUTPA4
49,5	2085,35	VSSA	1482,6	333,5	SW11
49,5	2195,35	PD3V3	1003,55	92,5	VDDA
538,05	2419,7	VDDA	762,6	92,5	VCMOUT
751,15	2419,7	VDDA	519,25	92,5	VSSA
994,5	2419,7	U3V3			

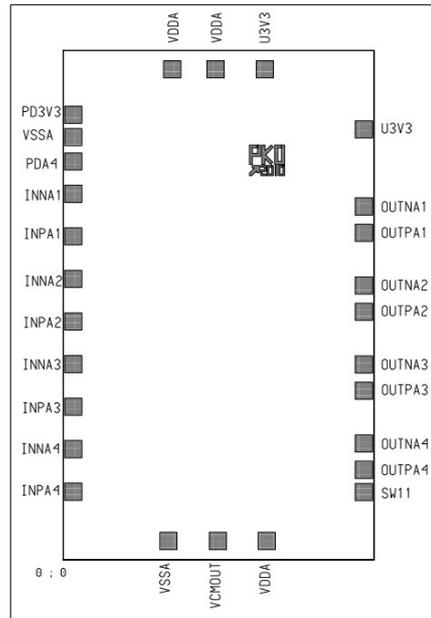


Abbildung 4: GC-LS Die

6. Applikationshinweise

6.1. Beschaltung

Der GC-LS ist primär für die Konditionierung von Sensorsignalen für den Anschluß an einen Interpolationsschaltkreis z.B. GC-IP201(B) vorgesehen. Deshalb sind die gleichen Designrichtlinien wie für den Einsatz von AD-Wandlern anzuwenden. Es ist zu beachten, dass auch die Qualität der Stromversorgung für Standardsensoren Einfluss auf die Messgenauigkeit hat. Gegebenenfalls sind zusätzliche LC-Kombinationen zur Sensorstromversorgung sowie für VDDA vorzusehen. Die Versorgungsspannung, die Referenzspannung und der 3,3V Spannungsreglerausgang sind daher nach der empfohlenen Minimalbeschaltungen laut Tabelle 9, sowie unbenutzte Ein- / Ausgänge anhand der Tabelle 10 zu beschalten.

Tabelle 9: IC-Beschaltung Spannungen

Pin	Beschaltung, wenn unbenutzt
VSSA	Massefläche analog
VDDA	Spannungsversorgung analog 5,0V je ein Blockkondensator 100nF (optional 100pF parallel) je VDDA -Anschluß gegen VSSA zusätzlich ein gemeinsamer Blockkondensatoren 10µF für alle VDDA
VCMOUT	Blockkondensator 100nF (optional 2,2µF parallel) gegen VSSA
U3V3	Blockkondensator 10uF gegen VSSA

Tabelle 10: IC-Beschaltung unbenutzter Ein- / Ausgänge

Pin	Beschaltung, wenn unbenutzt
INPAx / INNAx	V0
INPA4 / INNA4	V0, kann unbeschalten bleiben, wenn PDA4 = High
PD4	interner Pull-Down Widerstand* (Kanal4 aktiv – default)
SW11	interner Pull-Down Widerstand* (Verstärkung = 0,66 - default)
U3V3	kann unbeschalten bleiben, wenn PD3V3 = High, (optional 10 µF gegen VSSA)
PD3V3	interner Pull-Down Widerstand* (3,3V Regler aktiv - default)

* Die internen Pullup-Widerstände verhindern unvorhersehbares Verhalten des IC bei offenen Eingängen. Zum zuverlässigen Betrieb müssen alle IC-Eingänge definiert beschaltet werden.

Weiterhin:

- Alle Block-Kondensatoren sind Padnah vorzusehen.
- Es ist eine Massefläche für VSSA und den nachfolgenden IC (z.B. GC-IP201(B)) vorzusehen.
- Zum zuverlässigen Betrieb müssen alle IC-Eingänge definiert beschaltet werden. An den Pins PD4, SW11 und PD3V3 wird empfohlen zusätzlich einen externen Pull-Widerstand (10kOhm) anzuschließen.
- Für zusätzliche Abschlusswiderstände zwischen INPAx und INNAx gelten die Anwendungsbeispiele des jeweiligen Sensorherstellers.
- Single-ended-Sensoren werden üblicherweise an den Eingängen INPAx angeschlossen. Dazu müssen die DC-Bezugspegel des IC (INNAx) und des Sensors übereinstimmen.
- Es ist auf kurze und kapazitätsarme Leitungsführung zu achten.

Das Design der analogen Eingangsschaltung richtet sich nach der Art des angeschlossenen Sensors.

Die folgende Abbildung zeigt beispielhaft die kombinierte Beschaltung für 3,3V und 5V Sensortypen. Die Umschaltung der Verstärkung der Kanäle des GC-LS von 0,66 (5V Sensoren) und 1 (3,3V Sensoren) erfolgt durch die Auswertung der Sensorspannung SVCC.

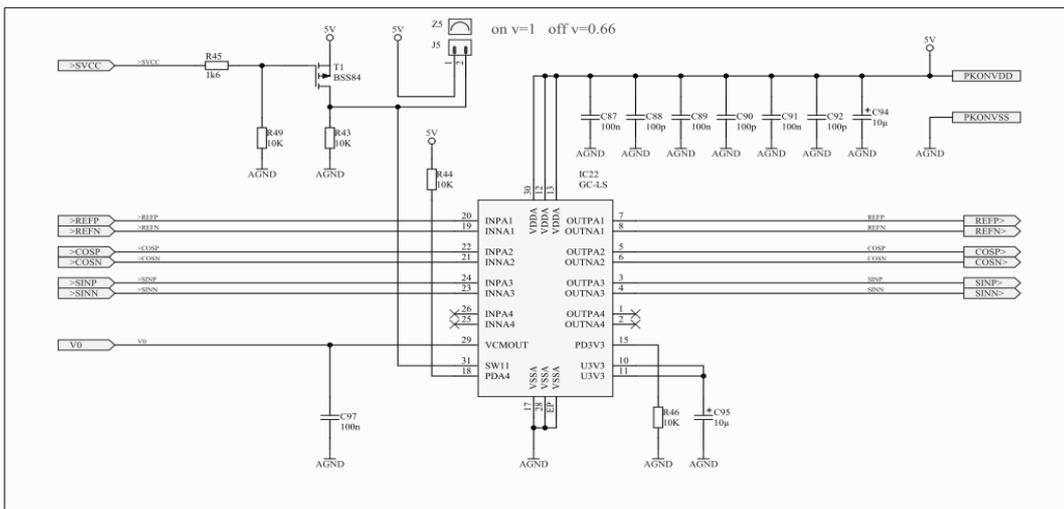


Abbildung 5: GC-LS - Beschaltungsbeispiel für GC-IP201(B)

7. Bestellinformationen

Produkttyp	Beschreibung/Unterscheidung	Artikelnummer
GC-LS Die	4 kanaliger analoger Level-Shifter 5V zu 3,3V, Die	PR-44500-01
GC-LS	4 kanaliger analoger Level-Shifter 5V zu 3,3V, QFN32 (5x5)	PR-44500-00

